ISSN: 2358-8829

EXPLORANDO A LÓGICA COMPUTACIONAL DE BAIXO NÍVEL COM A CONSTRUÇÃO DE UMA ULA SIMPLIFICADA[1]

Israel Moura Higino [2]
Thiago Cayron Alves Saraiva [3]
Reysson Medeiros Gomes de Brito [4]
Marcos Antonio de Araujo Silva [5]

INTRODUÇÃO

A compreensão da lógica computacional em baixo nível é essencial na formação de estudantes das áreas de Computação e Eletrônica, pois permite relacionar a abstração do software aos mecanismos físicos e lógicos que a sustentam. Nesse contexto, estruturas internas do processador, como a Unidade Lógica e Aritmética (ULA), responsável por operações aritméticas e lógicas, constituem um ponto central para entender como dados binários são processados e como instruções se materializam em sinais de controle e resultados computacionais (PATTERSON; HENNESSY, 2020; TOCCI; WIDMER; MOSS, 2011).

Entretanto, em muitos cenários de ensino, o conteúdo de sistemas digitais e arquitetura de computadores aparece de forma predominantemente teórica e abstrata, o que pode dificultar a assimilação, sobretudo quando o estudante não vivencia a "concretude" dos sinais, dos níveis lógicos e das etapas de processamento. Abordagens formativas baseadas na experiência e na construção de artefatos tendem a favorecer a aprendizagem ao aproximar conceitos e prática, promovendo reflexão a partir da ação e da experimentação (DEWEY, 1938; KOLB, 1984; PAPERT, 1980).

Nesse sentido, a adoção de metodologias didáticas que simplifiquem a linguagem e organizem o conteúdo de modo progressivo se torna estratégica. A

[1] (Trabalho resultado de projeto de pesquisa financiado por edital interno do IFRN.)
[2] Estudante do Curso Técnico Integrado em Informática do Instituto Federal de Educação, Ciência e Tecnologia do Rio Grande do Norte (IFRN), campus Ipanguaçu, [e-mail];
[3] Estudante do Curso Técnico Integrado em Informática do Instituto Federal de Educação, Ciência e Tecnologia do Rio Grande do Norte (IFRN), campus Ipanguaçu, [e-mail];
[4] Estudante do Curso Técnico Integrado em Informática do Instituto Federal de Educação, Ciência e Tecnologia do Rio Grande do Norte (IFRN), campus Ipanguaçu, [e-mail];
[5] Professor orientador: Mestre, Instituto Federal de Educação, Ciência e Tecnologia do Rio Grande do Norte (IFRN), campus Ipanguaçu, [e-mail].

ISSN: 2358-8829

abordagem SAP (Simple As Possible), apresentada por Malvino, propõe explicar conceitos complexos de eletrônica digital e microprocessadores com foco em clareza, linearidade e redução de terminologias desnecessariamente difíceis, favorecendo o entendimento gradual do funcionamento interno de sistemas computacionais (MALVINO; BROWN, 1993).

Sob essa perspectiva, a construção de uma ULA em protoboard constitui uma alternativa pedagógica para tornar visíveis os processos do hardware, permitindo ao estudante observar, medir e depurar o comportamento de circuitos combinacionais por meio de LEDs, chaves/botões e sinais de seleção. Além de aproximar teoria e prática, esse tipo de protótipo facilita a discussão de tópicos clássicos como sistemas de numeração, portas lógicas, somadores e composição de blocos funcionais digitais (TOCCI; WIDMER; MOSS, 2011; WAKERLY, 2018; SCHERZ; MONK, 2016).

Diante disso, este projeto, desenvolvido ao longo de dez meses, teve como objetivo geral desenvolver e validar uma ULA funcional, montada em protoboard, como recurso didático para apoiar o ensino-aprendizagem de circuitos digitais e fundamentos de arquitetura de computadores. Para tanto, buscou-se implementar operações aritméticas e lógicas básicas (soma, subtração e funções lógicas) a partir de blocos combinacionais, integrar sinais de seleção e controle que evidenciassem o papel da ULA no fluxo de dados e elaborar um protótipo passível de replicação em aulas e oficinas, incentivando seu uso sistemático por docentes e discentes (PATTERSON; HENNESSY, 2020; PEDRONI, 2010).

Metodologicamente, os circuitos foram desenhados e simulados no SimulIDE e, em seguida, montados e depurados em protoboards com circuitos integrados. Como resultado, obteve-se uma ULA de oito bits funcional, com seis operações, que foi utilizada como ferramenta de ensino em aulas para turmas do segundo ano do curso Técnico Integrado em Informática.

MATERIAIS E MÉTODOS

Este trabalho caracteriza-se como uma pesquisa experimental de natureza exploratória, conduzida por meio da construção e validação funcional de uma ULA montada em protoboard. O protótipo contemplou um módulo aritmético do tipo somador-subtrator, a implementação de operações lógicas (NOT, AND, OR e XOR) e o

ISSN: 2358-8829

uso de multiplexadores para seleção das operações, permitindo observar, de forma prática, o comportamento de circuitos combinacionais e a integração entre blocos lógicos.

Todos os procedimentos foram executados no Laboratório de Eletrônica do Instituto Federal de Educação, Ciência e Tecnologia do Rio Grande do Norte (IFRN), campus Ipanguaçu, incluindo a montagem, a conferência de ligações, a alimentação do circuito, os testes de funcionamento e a verificação das saídas. A validação do protótipo foi realizada a partir da aplicação de diferentes combinações de entradas e sinais de seleção, com observação do resultado por meio de LEDs e medições com instrumentos de bancada, comparando as saídas obtidas com os resultados esperados pela lógica digital.

Foram utilizados os seguintes materiais e equipamentos: fonte de tensão contínua variável, multímetro de bancada, protoboards, cabos (jumpers) para interligação, LEDs para indicação de estados lógicos e os circuitos integrados 2× 74HC04, 2× 74HC08, 2× 74HC32, 4× 74HC86, 8× 74HC151 e 2× 74LS83.

Estudo e projeto

O primeiro passo foi buscar em livros, na internet e em projetos já existentes o funcionamento de uma ULA. As principais fontes foram o livro “Digital Computer Electronics”, de Malvino e Brown (1993), e a série “Building an 8-bit breadboard computer!”, de Ben Eater, criador de conteúdo independente que construiu um computador funcional em protoboards. O projeto foi baseado na ULA do processador SAP-2, apresentada no capítulo onze da terceira edição da obra de Malvino e Brown (1993), e o planejamento final contou com seis operações: soma, subtração, NOT, AND, OR e XOR.

Inicialmente, pensou-se em construir uma ULA de quatro bits, mas, devido às limitações deste projeto, optou-se por uma arquitetura de oito bits, que possibilita cálculos com números maiores. A principal desvantagem foi a duplicação do tamanho do circuito. Para a subtração, adotou-se a representação em complemento de dois, o que permite modificar um somador completo para que se torne um somador-subtrator, dispensando um circuito dedicado à subtração, simplificando as etapas de construção e economizando cabos, protoboards e circuitos integrados. A única desvantagem desse sistema é o alcance reduzido pela metade, já que parte dos números representam valores positivos e parte apresenta valores negativos.

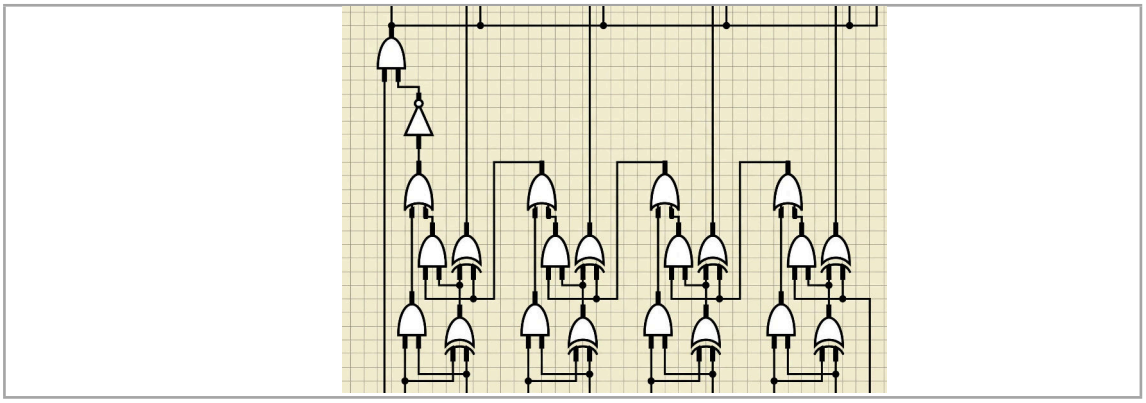
ISSN: 2358-8829

Uma operação de multiplicação também havia sido planejada, mas esse tipo de circuito cresce exponencialmente com a quantidade de bits. Por essa razão, o multiplicador foi removido do projeto final, podendo ser construído no futuro como expansão da ULA.

Desenho e simulação

Antes da montagem em laboratório, cada módulo foi desenhado e simulado individualmente, e depois unificado em uma máquina final, a fim de evitar erros desnecessários e acelerar a produção. Iniciou-se com a simulação de pequenos somadores no simulador SimulIDE (Figura 1), escolhido por sua facilidade de uso e rapidez. Para reduzir o espaço em tela, os esquemas foram simulados como se para uma ULA de quatro bits, embora o projeto final funcione com oito; o circuito maior é o circuito simulado duplicado.

Figura 1. Somador completo no simulador

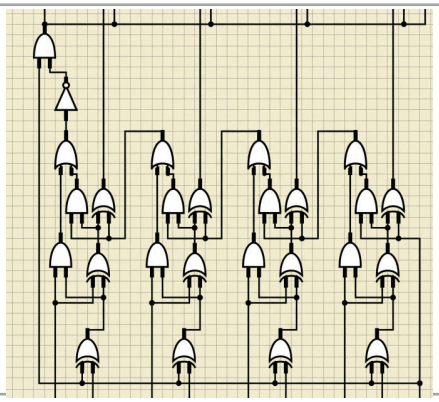


Fonte: autoria própria (2025)

O módulo de soma foi aprimorado para um módulo somador-subtrator (Figura 2), capaz de realizar duas operações. A única adição necessária ao esquema foram quatro portas XOR, que correspondem a um único CI 74HC86 na versão de quatro bits; na versão final, foram utilizados dois CIs quad XOR 74HC86, totalizando oito entradas.

ISSN: 2358-8829

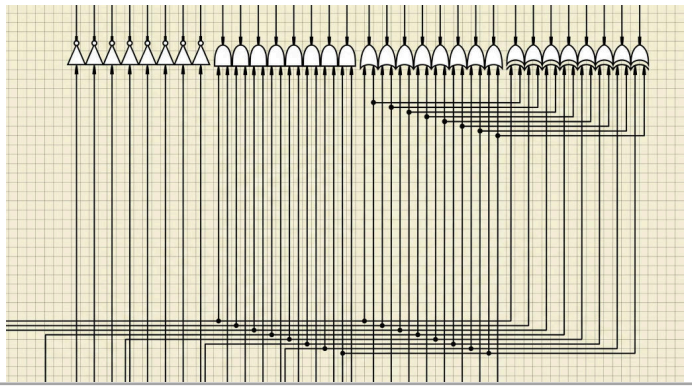
Figura 2. Somador-subtrator no simulador



Fonte: autoria própria (2025)

O módulo de operações lógicas (Figura 3) também foi simulado e testado individualmente, apesar de sua simplicidade, com um CI hexa NOT 74HC04, um CI quad AND 74HC08, um CI quad OR 74HC32 e um CI quad XOR 74HC86. Em seguida, o somador-subtrator foi concatenado ao módulo lógico por meio de multiplexadores 74HC151 (multiplexadores de oito entradas, com duas saídas: Y, a saída principal, e Y barrado, igual ao complemento de Y), sendo adicionados entradas, bandeiras de estado e o circuito seletor de operações (Figura 4).

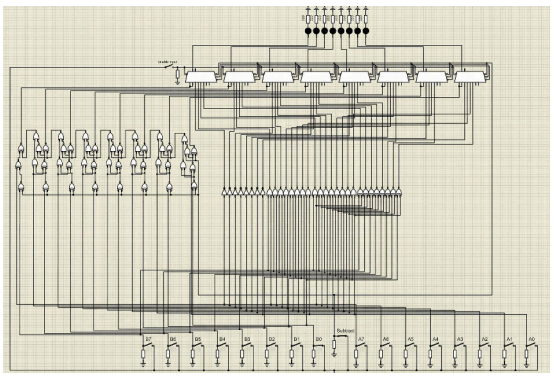
Figura 3. Área lógica no simulador



Fonte: autoria própria (2025)

ISSN: 2358-8829

Figura 4. ULA completa no simulador



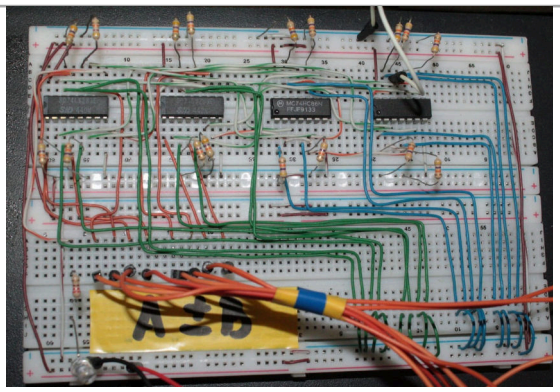
Fonte: autoria própria (2025)

O circuito da Figura 4 corresponde ao que foi efetivamente montado nas placas, excluindo apenas o seletor de operações e as bandeiras de estado, mas com o dobro do tamanho, por funcionar em oito bits. Essas partes opcionais não foram construídas porque eventos no campus impossibilitaram a utilização dos laboratórios na reta final do projeto.

Montagem

A etapa de montagem enfrentou dificuldades relacionadas à falta de tempo, à falta de experiência e a equipamentos defeituosos (protoboards, fontes de tensão, jumpers etc.), tomando mais tempo do que o esperado. Seguindo os mesmos passos da simulação, a montagem começou com o somador-subtrator de oito bits (Figura 5), utilizando dois CIs somadores de quatro bits 74LS83 e dois CIs quad XOR 74HC86. As portas XOR acopladas à entrada do circuito têm a função de obter o complemento de dois do operando, possibilitando que a parte subtratora utilize o mesmo circuito do somador. A saída foi provisoriamente direcionada a oito LEDs, para efeito de testes.

Figura 5. Somador-subtrator montado

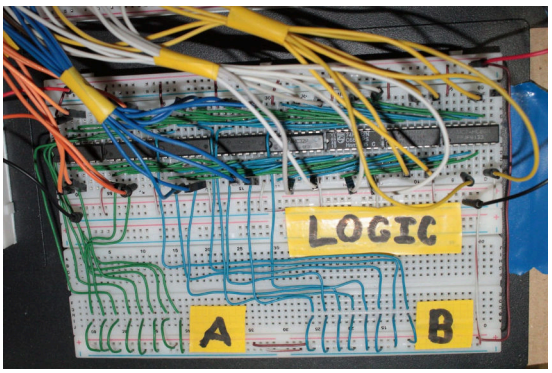


Fonte: autoria própria (2025)

ISSN: 2358-8829

Em seguida, foi montado o módulo lógico (Figura 6), com dois CIs hexa NOT 74HC04, dois CIs quad AND 74HC08, dois CIs quad OR 74HC32 e dois CIs quad XOR 74HC86, também com a saída provisoriamente direcionada a oito LEDs.

Figura 6. Área de operações lógicas montada



Fonte: autoria própria (2025)

Cada módulo passou por testes intensivos antes da concatenação, a fim de evitar a depuração do circuito completo, que levaria muito tempo. Foram verificados todos os casos-limite da soma e da subtração, o overflow em ambas as operações e todas as operações do circuito lógico. Por fim, os circuitos operacionais foram concatenados por meio de oito multiplexadores 74HC151, e a saída principal dos multiplexadores foi ligada a oito LEDs. Inicialmente, o plano era utilizar displays de sete segmentos, o que foi impedido por eventos maiores do campus durante a finalização do projeto.

RESULTADOS E DISCUSSÃO

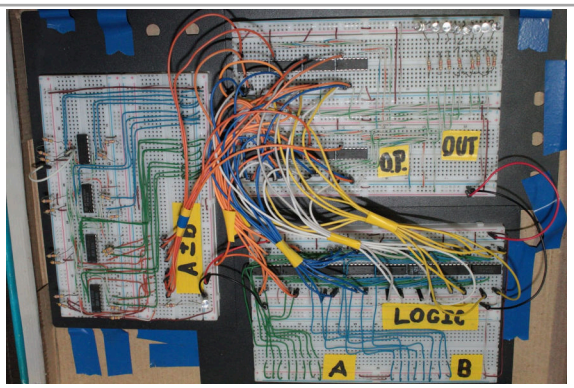
Ao fim da construção, a equipe obteve sucesso em seu propósito inicial, embora alguns entraves tenham permeado todo o trajeto. A escolha do simulador foi simples e sem demora, pois o SimulIDE se mostrou uma plataforma confiável e rápida, que atendeu aos propósitos da equipe.

O projeto teve duas versões. A primeira incluía registradores e foi desmontada devido ao elevado nível de interferências a que estava sujeita. Nessa versão, também foram utilizadas as protoboards do laboratório, que se mostraram muito defeituosas. Durante a construção, constatou-se que era mais vantajoso desmontar o circuito inteiro do que procurar a origem do problema, dada a complexidade do projeto e do circuito montado. A segunda versão, mais simplificada, foi montada em protoboards adquiridas

ISSN: 2358-8829

pela equipe, resultando na ULA completa, montada em três protoboards (Figura 10): em uma delas, o somador-subtrator; em outra, os multiplexadores e a saída em oito LEDs; e, na terceira, a área de operações lógicas.

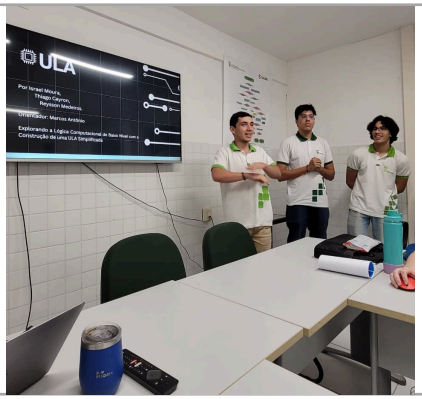
Figura 10. ULA completa montada (segunda versão)



Fonte: autoria própria (2025)

Devido ao tempo, não foi possível instalar os displays de sete segmentos. No entanto, foi possível ministrar aulas sobre o projeto para os alunos do segundo ano do curso Técnico Integrado em Informática, nos turnos matutino e vespertino (Figura 11), experiência enriquecedora para ambas as partes. Nas aulas, houve troca de saberes e os alunos puderam tocar na ULA, verificar cada CI individualmente e compreender que, apesar de os circuitos atuais aparentarem estar além da nossa compreensão, tudo é algo mais simples, apenas replicado várias vezes. Foi um momento valioso, em que se reuniram circuitos eletrônicos e lógica matemática.

Figura 11. Registro de uma das aulas ministradas



Fonte: autoria própria (2025)

Além disso, foi constatada a escalabilidade do projeto, o que sugere a adição de registradores e outros componentes para a construção futura de uma CPU programável.

CONSIDERAÇÕES FINAIS

A construção da ULA em protoboard foi bem-sucedida em converter conceitos teóricos até então complexos em uma implementação física funcional. Embora a literatura técnica já forneça as bases para tais circuitos, a prática revelou nuances de montagem, como a gestão de ruídos e a organização de barramentos, que a abstração em sala de aula não alcança. O processo de idealizar, planejar e executar o hardware permitiu à equipe não apenas replicar um modelo existente, mas compreender a lógica de controle e o fluxo de dados que regem o núcleo de um processador.

A preocupação com a expansibilidade destacou-se como um diferencial importante. Ao desenvolver uma arquitetura modular, a equipe garantiu que a ULA não fosse apenas um experimento isolado, mas uma base para futuros acréscimos, como a integração de registradores ou unidades de controle, reforçando o aprendizado sobre arquitetura de computadores e demonstrando como componentes simples de eletrônica digital podem ser articulados para formar sistemas de processamento cada vez mais complexos.

Por fim, o projeto consolidou-se como uma ferramenta de ensino e demonstração. A materialização dos processos binários permitiu que a equipe e os discentes de outras turmas visualizassem de forma tátil e luminosa o que antes era restrito aos materiais didáticos, tornando mais acessível o funcionamento interno do hardware e transformando o aprendizado de Eletrônica Digital em uma experiência concreta, essencial para a formação técnica e acadêmica dos envolvidos.

Palavras-chave: Eletrônica; Lógica Digital; Unidade Lógica Aritmética; Circuito; Computação.

REFERÊNCIAS

DEWEY, John. **Experience and education**. New York: Macmillan, 1938.

KOLB, David A. **Experiential learning**: experience as the source of learning and development. Englewood Cliffs, NJ: Prentice-Hall, 1984.

MALVINO, Albert Paul; BROWN, Jerald A. **Digital computer electronics**. 3. ed. Lake Forest, Ill.: Glencoe, 1993.

PAPERT, Seymour. **Mindstorms**: children, computers, and powerful ideas. New York: Basic Books, 1980.

PATTERSON, David A.; HENNESSY, John L. **Computer organization and design (MIPS edition)**: the hardware/software interface. 6. ed. San Francisco, CA: Morgan Kaufmann, 2020.

PEDRONI, Volnei A. **Eletrônica digital moderna e VHDL**. Rio de Janeiro: Elsevier, 2010.

SCHERZ, Paul; MONK, Simon. **Practical electronics for inventors**. 4. ed. [S.l.]: McGraw-Hill Education, 2016.

TOCCI, Ronald J.; WIDMER, Neal S.; MOSS, Gregory L. **Sistemas digitais**: princípios e aplicações. 11. ed. São Paulo: Pearson Prentice Hall, 2011.

WAKERLY, John F. **Digital design**: principles and practices. 5. ed. [S.l.]: Pearson, 2018.