ISSN: 2358-8829

# DESENVOLVIMENTO DE UMA PLATAFORMA DIDÁTICA BASEADA EM COPROCESSADOR GRÁFICO 3D EM FPGA PARA O ENSINO DE ARQUITETURA DE COMPUTADORES

Miguel Bernardino Sousa Borges da Silva[1]
Anna Lydia Azevedo Durval[2]
Wild Freitas da Silva Santos [3][4]

## RESUMO

O ensino de Arquitetura de Computadores frequentemente enfrenta dificuldades na articulação entre conceitos teóricos, como datapath, unidade de controle, paralelismo, hierarquia de memória e entrada e saída, e sua aplicação prática em sistemas computacionais reais. Nesse contexto, este trabalho propõe o desenvolvimento de uma plataforma didática baseada em um coprocessador gráfico 3D implementado em Field Programmable Gate Arrays (FPGA), acessível por meio de interface memória-mapeada e apoiado por uma camada de software composta por drivers, biblioteca de funções e exemplos de aplicação. A proposta prevê que os estudantes interajam com a plataforma por meio do desenvolvimento de jogos e aplicações gráficas utilizando linguagens Assembly e C, de modo a explorar, em diferentes níveis de abstração, a comunicação entre software e hardware especializado. A arquitetura proposta contempla módulos voltados ao processamento gráfico tridimensional, incluindo transformação geométrica, projeção, rasterização, controle de framebuffer e mecanismos de transferência de dados entre processador e acelerador. A iniciativa busca favorecer a aprendizagem ativa ao permitir que os estudantes implementem jogos como produto integrador, mobilizando conhecimentos de arquitetura de computadores, organização de sistemas digitais, programação de baixo nível, desempenho computacional e integração hardware-software. Do ponto de vista metodológico, a pesquisa articula o desenvolvimento tecnológico da plataforma com uma avaliação educacional da abordagem, considerando indicadores de funcionamento do sistema, qualidade das soluções produzidas pelos discentes e percepção discente sobre o processo de aprendizagem. Como resultados preliminares, destacam-se a definição da arquitetura da plataforma, a estruturação inicial da camada de software de suporte e a implementação do algoritmo CORDIC (Coordinate Rotation Digital Computer), empregado para dar suporte às operações matemáticas necessárias à geração de gráficos 3D no coprocessador.

**Palavras-chave:** Arquitetura de Computadores, FPGA, Computação Gráfica 3D, Ensino de Engenharia, Metodologias ativas.

[1] Graduando do Curso de Engenharia Elétrica da Universidade SENAI CIMATEC – BA, miguel.silva@aln.senaicimatec.edu.br
[2] Professor Auxiliar do Curso de Engenharia da Computação da Universidade SENAI CIMATEC – BA;
[3] Professor Assistente do Curso de Engenharia da Computação da Universidade SENAI CIMATEC – BA;
[4] Professor Assistente do Curso de Engenharia da Computação da Universidade Estadual de Feira da Santana - BA;